

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Попов Анатолий Николаевич
Должность: директор
Дата подписания: 18.05.2021 09:30:55
Уникальный программный ключ:
1e0c38dca0aee73cee1e5e09c1d5873fc7497ba8

Приложение 2
к рабочей программе дисциплины

ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ДИСЦИПЛИНЕ (МОДУЛЮ)

Микропроцессорные информационно-управляющие системы

(наименование дисциплины(модуля))

Направление подготовки / специальность

23.05.05 Системы обеспечения движения поездов

(код и наименование)

Направленность (профиль)/специализация

Электроснабжение железных дорог

(наименование)

Содержание

1. Пояснительная записка.
2. Типовые контрольные задания или иные материалы для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих уровень сформированности компетенций.
3. Методические материалы, определяющие процедуру и критерии оценивания сформированности компетенций при проведении промежуточной аттестации.

1. Пояснительная записка

Цель промежуточной аттестации – оценивание промежуточных и окончательных результатов обучения по дисциплине, обеспечивающих достижение планируемых результатов освоения образовательной программы.

Перечень компетенций, формируемых в процессе освоения дисциплины

Код и наименование компетенции
ОПК-12 владением основами расчета и проектирования элементов и устройств различных физических принципов действия
ПК-12 способностью использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства
ПК-17 способностью составлять описания проводимых исследований и разрабатываемых проектов, собирать данные для составления отчетов, обзоров и другой технической документации

Результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения образовательной программы

Код и наименование компетенции	Результаты обучения по дисциплине	Оценочные материалы
<i>ОПК-12 владением основами расчета и проектирования элементов и устройств различных физических принципов действия</i>	Обучающийся знает: <i>формулы расчета; устройства различных физических принципов действия; методы расчета</i>	Тестирование
	Обучающийся умеет: <i>рассчитывать элементы; проектировать элементы; проектировать элементы и устройства различных физических принципов действия</i>	Задания МУ к практическим работам
	Обучающийся владеет: <i>владением основами расчета; проектированием элементов; методикой расчета</i>	Задания МУ к практическим работам
<i>ПК-12 способностью использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства</i>	Обучающийся знает: <i>информационные технологии при разработке новых устройств систем; ремонтное оборудование; средства механизации и автоматизации производства</i>	Тестирование
	Обучающийся умеет: <i>использовать информационные технологии; использовать информационные технологии при разработке новых устройств систем; использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства</i>	Задания МУ к практическим работам
	Обучающийся владеет: <i>способностью использовать информационные технологии; способностью использовать информационные технологии при разработке новых устройств; способностью использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства</i>	Задания МУ к практическим работам
<i>ПК-17 способностью составлять описания проводимых исследований и разрабатываемых проектов, собирать данные для составления отчетов, обзоров и другой технической документации</i>	Обучающийся знает: <i>описания проводимых исследований; проекты; техническую документацию</i>	Тестирование
	Обучающийся умеет: <i>составлять описания проводимых; разрабатываемые проекты; составлять отчеты, обзоров и другой технической документации</i>	Задания МУ к практическим работам

	<i>Обучающийся владеет: способностью составлять описания проводимых исследований; способностью составлять разрабатываемые проекты; способностью составлять описания проводимых исследований и разрабатываемых проектов, собирать данные для составления отчетов, обзоров и другой технической документации</i>	Задания МУ к практическим работам
--	--	---

Промежуточная аттестация (экзамен) проводится в одной из следующих форм:

- 1) ответ на билет, состоящий из теоретических вопросов и практических заданий;
- 2) выполнение заданий в ЭИОС СамГУПС.

2. Типовые¹ контрольные задания или иные материалы для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих уровень сформированности компетенций

2.1 Типовые вопросы (тестовые задания) для оценки знаниевого образовательного результата

Проверяемый образовательный результат:

Код и наименование компетенции	Образовательный результат
ОПК-12 владением основами расчета и проектирования элементов и устройств различных физических принципов действия	Обучающийся знает: формулы расчета; устройства различных физических принципов действия; методы расчета
Заполнение карт Карно для функций четырёх переменных. Выделение импликант. Запись функций алгебры логики в виде МДНФ и МКНФ. Преобразование функций алгебры логики с помощью теорем Булевой алгебры.	
ОПК-12 владением основами расчета и проектирования элементов и устройств различных физических принципов действия	Обучающийся умеет: рассчитывать элементы; проектировать элементы; проектировать элементы и устройства различных физических принципов действия
Введение. Системы счисления. Логические константы и переменные. Операции алгебры логики. Способы записи функций. Теоремы алгебры логики. Классификация логических устройств. Характеристики объектов автоматического управления. Полупроводниковые датчики и индикаторные приборы.	
ОПК-12 владением основами расчета и проектирования элементов и устройств различных физических принципов действия	Обучающийся владеет: владением основами расчета; проектированием элементов; методикой расчета
Синтез схемы логического автомата на электромагнитных реле по заданной ФАЛ. Синтез схемы логического автомата на диодных матрицах по заданной ФАЛ.	
ПК-12 способностью использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства	Обучающийся знает: информационные технологии при разработке новых устройств систем; ремонтное оборудование; средства механизации и автоматизации производства
Практические схемы на логических элементах. Мультивибраторы, ждущие мультивибраторы. Схемы устройств на интегральных таймерах. Характеристики систем автоматического управления. Передаточная функция. Устойчивость систем. Качество управления Элементы систем автоматического управления. Методы анализа и синтеза систем Кодирование и декодирование сигналов Синтез логических устройств в заданном базисе	
ПК-12 способностью использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства	Обучающийся умеет: использовать информационные технологии; использовать информационные технологии при разработке новых устройств систем; использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства
Составление принципиальной схемы логического автомата на элементах И-НЕ. Составление принципиальной схемы логического автомата на элементах ИЛИ-НЕ.	
ПК-12 способностью использовать информационные технологии при разработке новых устройств систем	Обучающийся владеет: способностью использовать информационные технологии; способностью использовать информационные технологии при разработке новых устройств; способностью использовать информационные технологии при разработке новых устройств систем обеспечения движения поездов, ремонтного оборудования,

¹ Приводятся типовые вопросы и задания. Оценочные средства, предназначенные для проведения аттестационного мероприятия, хранятся на кафедре в достаточном для проведения оценочных процедур количестве вариантов. Оценочные средства подлежат актуализации с учетом развития науки, образования, культуры, экономики, техники, технологий и социальной сферы. Ответственность за нераспространение содержания оценочных средств среди обучающихся университета несут заведующий кафедрой и преподаватель – разработчик оценочных средств.

обеспечения движения поездов, ремонтного оборудования, средств механизации и автоматизации производства	средств механизации и автоматизации производства
Способы передачи информации в системах автоматики и телемеханики. Кодирование и декодирование сигналов. Минимизация логических устройств. Цели минимизации. Минимизация с помощью карт Карно. Минимизация на ЭВМ с помощью метода Квайна и Мак-Класки. Синтез логических устройств в заданном базисе.	
ПК-17 способностью составлять описания проводимых исследований и разрабатываемых проектов, собирать данные для составления отчетов, обзоров и другой технической документации	Обучающийся знает: описания проводимых исследований; проекты; техническую документацию
Элементная база устройств автоматики и телемеханики в электроснабжении. Особенности построения логических устройств на реальной элементной базе. Типовые функциональные узлы комбинационных логических устройств	
ПК-17 способностью составлять описания проводимых исследований и разрабатываемых проектов, собирать данные для составления отчетов, обзоров и другой технической документации	Обучающийся умеет: составлять описания проводимых; разрабатываемые проекты; составлять отчеты, обзоров и другой технической документации
ПК-17 способностью составлять описания проводимых исследований и разрабатываемых проектов, собирать данные для составления отчетов, обзоров и другой технической документации	Обучающийся владеет: способностью составлять описания проводимых исследований; способностью составлять разрабатываемые проекты; способностью составлять описания проводимых исследований и разрабатываемых проектов, собирать данные для составления отчетов, обзоров и другой технической документации
Особенности построения логических устройств на реальной элементной базе Типовые функциональные узлы комбинационных логических устройств Базовые логические элементы. Основные требования. БЛЭ транзисторно-транзисторной логики (ТТЛ). Разновидности схемотехники элементов ТТЛ. Статические и динамические характеристики. Способы повышения быстродействия. Запоминающие устройства. Статические, динамические и постоянные запоминающие устройств.	

2.2. Примерные тестовые задания на закрепление материала

- Какая электронная система предпочтительнее, если решаемая задача не меняется длительное время, требуется самое высокое быстродействие, алгоритмы обработки информации предельно просты.
 - Специализированная на «жесткой логике»
 - Универсальная, программируемая
 - Система на «нечеткой логике»
 - Универсальная, непрограммируемая
 - Система с высоким коэффициентом готовности
- Какая электронная система предпочтительнее, если часто меняются решаемые задачи, высокое быстродействие не слишком важно, алгоритмы обработки информации сложные.
 - Специализированная на «жесткой логике»
 - Универсальная, программируемая
 - Система на «нечеткой логике»
 - Универсальная, непрограммируемая
 - Система с высоким коэффициентом готовности
- Какое из приведенных ниже утверждений не характерно для электронной системы, сконструированной на «жесткой логике».
 - Алгоритм обработки информации однозначно связан со схемотехникой системы
 - Изменение алгоритма работы системы возможно только путем замены ее электронных узлов
 - Специализированная система обладает большой аппаратурной избыточностью
 - Специализированная система может обеспечить максимально высокое быстродействие

Д) Введение в систему дополнительной операции суммирования потребует введения в систему лишнего сумматора

4. Какое из приведенных ниже утверждений не характерно для универсальной, программируемой, не жесткой, а гибкой электронной системы.

- А) Легкая адаптация под любую задачу
- Б) Перестройка с одного алгоритма работы на другой без изменения аппаратуры
- В) Алгоритм работы задается программой
- Г) Чем больше универсальность, гибкость электронной системы, тем больше ее быстродействие
- Д) Универсальная система обладает существенной аппаратурной избыточностью

5. Какой способ организации набора регистров общего назначения В, С, D, Е, H, L 8-разрядного микропроцессора позволяет обрабатывать слова длиной как 8 бит, так и 16 бит, т. е. позволяет организовать хранение адреса памяти в регистрах или выполнять вычисления над 2-битными числами.

- А) Цепочечное объединение всех шести
- Б) Объединение по три
- В) Объединение четырех и двух
- Г) Объединение пяти и один
- Д) Попарное объединение

6. Изготовитель микро-ЭВМ помещает в ПЗУ микропроцессора специальную служебную программу, которая осуществляет управление вычислительной системой во время ввода рабочих программ. Как называется эта управляющая программа.

- А) Ассемблер
- Б) Компилятор
- В) Сканер
- Г) Принтер
- Д) Монитор

7. Большинство 8-разрядных микро-ЭВМ имеют двухбайтные адреса. Какое максимальное количество машинных слов может быть адресовано двумя байтами.

- А) 1024
- Б) 2048
- В) 32768
- Г) 65536
- Д) 131072

8. Большинство 8-разрядных микро-ЭВМ имеют двухбайтные адреса. Указать самый младший и самый старший адрес в шестнадцатиричных кодах.

- А) 000A и 000F ()
- Б) F000 и AFBF ()
- В) 1000 и ABCD ()
- Г) 0001 и 1FFF ()
- Д) 0000 и FFFF ()

9. Для большинства арифметических и логических операций, которые выполняет микро-ЭВМ требуются два операнда. Операнды поступают в АЛУ из двух регистров общего назначения, и с ними выполняется операция; результат операции хранится в аккумуляторе. При таких операциях ЭВМ должна выдавать адреса обоих операндов, в связи с чем ЭВМ называется...

- А) Безадресной
- Б) Одноадресной
- В) Двухадресной
- Г) Трехадресной
- Д) Многоадресной

10. Для большинства арифметических и логических операций, которые выполняет микро-ЭВМ требуются два операнда. Операнды поступают в АЛУ из двух регистров общего назначения, и с ними выполняется операция; результат операции хранится в аккумуляторе. Однако, во многих микро-ЭВМ содержимое аккумулятора передается по цепи обратной связи на входы АЛУ. В этом случае один из операндов всегда находится в аккумуляторе, так что необходимо адресовать только второй операнд, в связи с чем ЭВМ называется...

- А) Безадресной
- Б) Одноадресной

- В) Двухадресной
- Г) Трехадресной
- Д) Многоадресной

2.3. Пример практического задания

Задача № 1. Программная реализация дискретных устройств с памятью методом решения функций алгебра логики.

1. Цель: Закрепление знаний по составлению ФАЛ дискретных устройств с памятью.
2. Закрепление знаний по программированию на языке Ассемблер
3. Задание: Привести схему дискретного устройства, вычислить функции алгебры логики, разработать алгоритм их решения и программу.
4. Ход работы: 1. Схема искусственного размыкания стрелочных секций

На рис. 1 приведён фрагмент схемы искусственного размыкания стрелочных секций в системе электрической централизации БМРЦ, а именно изображена схема групповых реле ГРИ и ГРИ1 и часть схемы индивидуальных реле стрелочной секции, участвующих в размыкании маршрута (реле РИ и Р и кнопка ИР). Маршрутные реле и блок выдержки времени для этой схемы являются внешними устройствами. Входные и выходные сигналы на рисунке обозначены курсивом.

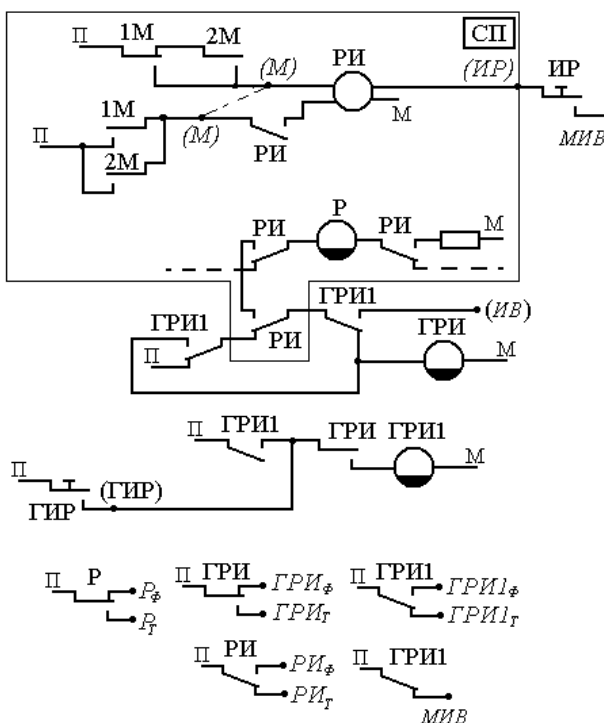


Рис. 1 Схема реле искусственного размыкания стрелочных секций.

Принцип работы схемы при размыкании стрелочной секции заключается в том, что сначала нажимается индивидуальная кнопка ИР ($ИР=1$) и с проверкой обесточенного состояния хотя бы одного маршрутного реле ($М=1$) возбуждается и самоблокируется реле РИ. При этом обесточится реле ГРИ. При нажатии кнопки ГИР ($ГИР=1$) встанет под ток реле ГРИ1, снимет напряжение с шины МИБ и включит блок выдержки времени. Срабатывание блока выдержки времени ($ИВ=1$) приведёт к возбуждению реле Р. Последнее включит маршрутные реле ($М=0$), вследствие чего обесточится реле РИ, встанет под ток ГРИ и отпустит свой якорь реле ГРИ1 (схема придёт в исходное состояние). На рис.2 показан граф, отражающий работу схемы. В овалах указаны номера состояний схемы и состояние реле, возле стрелок приведены значения внешних (для данной схемы) сигналов, вызывающих изменение состояний реле. При этом приняты следующие обозначения:

- $М=1$ – хотя бы одно из маршрутных реле обесточено;
- $ИР=1$, $ГИР=1$ – нажата соответствующая кнопка;
- $ИВ=1$ – сработал блок выдержки времени.

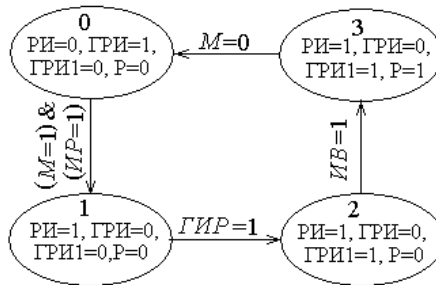


Рис. 2. Граф состояний схемы искусственного размыкания стрелочных секций

2. Функции алгебры логики

$$РИ=(1M \vee 2M) \wedge ИР \vee РИ (1M \vee 2M)$$

$$ГРИ=РИ \wedge ГРИ1$$

$$ГРИ1=ГРИ \wedge ГИР$$

$$P=ИВ \wedge ГРИ1 \wedge РИ$$

3. Алгоритм

Алгоритм в целом напоминает граф, изображенный на рис. 3.



Рис. 3. Алгоритм.

4. Программа

Ввод в порт 01

D7	D6	D5	D4	D3	D2	D1	D0
P↑(1)	P↓(1)	ГРИ↑(1)	ГРИ↓(1)	ГРИ1↑(1)	ГРИ1↓(1)	РИ↑(1)	РИ↓(1)
07	06	05	04	03	02	01	0a00

Ввод в порт 02

D7	D6	D5	D4	D3	D2	D1	D0
шМИВ↑↓ (1-0)	ИВ↑↓ (1-0)	1М↑(1)	1М↓(1)	2М↑(1)	2М↓(1)	кНИР↑	кНГИР↓
0f	0e	0d	0c	0b	0a	09	0a08

Вывод на порт 03

D7	D6	D5	D4	D3	D2	D1	D0
кНГИР ↑-1 ↓-0	кНИР ↑-1 ↓-0	ИВ ↑-1 ↓-0	1М, 2М ↑-1 ↓-0	Р ↑-1 ↓-0	ГРИ1 ↑-1 ↑-0	ГРИ ↑-1 ↓-0	РИ ↑-1 ↓-0

2.4. Пример лабораторного задания

Задача № 1. Программная реализация комбинационной схемы методом непосредственного вычисления ФАЛ.

1. Цель работы:

1.1. Изучение метода непосредственного решения функций алгебры логики.

1.2. Закрепление умения программирования на языке Ассемблер.

2. Краткие сведения

Рассмотрим применение указанных выше методов для реализации программным путём функции, заданной релейной схемой, изображённой на рис.4.

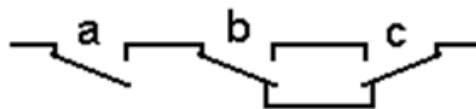


Рис. 4. Комбинационная схема.

Функция алгебры логики, описывающая данную схему, имеет следующий вид:

Предположим, что входные переменные a , b и c можно считать с порта ввода, имеющего адрес $Port1$ ($D_0 \leftarrow a, D_1 \leftarrow b, D_2 \leftarrow c$), результат выводится в порт вывода, имеющего адрес $Port2$ ($D_0 \leftarrow F$)

Алгоритм непосредственного решения функции алгебры логики показан на рис.5.

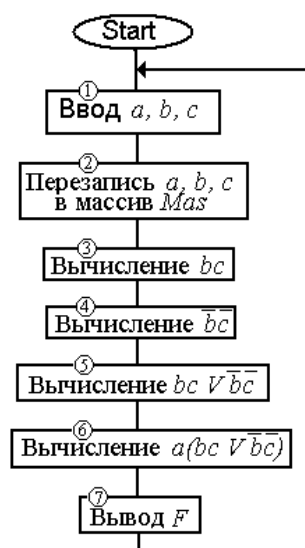


Рис.5. Алгоритм непосредственного решения ФАЛ.

Обратите внимание на то, что переменные a , b и c должны быть записаны в нулевые разряды (D_0) ячеек Mas , $Mas+1$ и $Mas+2$.

Программа, представленная в табл.1, написана на языке Ассемблер. С системой команд и методами программирования Вы можете ознакомиться в учебном пособии [1]. Методы решения подобных задач более подробно изложены в [2].

Метод непосредственного вычисления функций алгебры логики обладает простотой и наглядностью, размер программ и время их вычисления определяются сложностью конкретных булевых формул.

Таблица 1. Программа непосредственного вычисления ФАЛ.

№ команды	Метка	Мнемокод команды	Операнды	Комментарии
1	2	3	4	5
1	<i>Start</i>	<i>LXI</i>	<i>H, Mas</i>	В регистры <i>H</i> и <i>L</i> загружается начало массива данных
2		<i>IN</i>	<i>Port1</i>	Считывается содержимое порта 1
3		<i>MOV</i>	<i>C, A</i>	Данные сохраняются в регистре <i>C</i>
4		<i>ANI</i>	<i>01h</i>	Выделение переменной <i>a</i>
5		<i>MOV</i>	<i>M, A</i>	Запись переменной <i>a</i> в ячейку <i>Mas</i>
6		<i>INX</i>	<i>HL</i>	Запись в регистры <i>HL</i> адреса <i>Mas+1</i>
7		<i>MOV</i>	<i>A, C</i>	Выделение и запись в массив переменной <i>b</i>
8		<i>ANI</i>	<i>02h</i>	
9		<i>RRC</i>		
10		<i>MOV</i>	<i>M, A</i>	
11		<i>INX</i>	<i>HL</i>	Запись в регистры <i>HL</i> адреса <i>Mas+2</i>
12		<i>MOV</i>	<i>A, C</i>	Выделение и запись в массив переменной <i>c</i>
13		<i>ANI</i>	<i>04h</i>	
14		<i>RRC</i>		
15		<i>RRC</i>		
16		<i>MOV</i>	<i>M, A</i>	
17		<i>MOV</i>	<i>B, A</i>	Сохранение в рег. <i>B</i> переменной <i>c</i>
18		<i>DCX</i>	<i>HL</i>	Запись в рег. <i>HL</i> адреса <i>Mas+1</i>
19		<i>MOV</i>	<i>A, M</i>	Запись переменной <i>b</i> в аккумулятор
20		<i>ANA</i>	<i>B</i>	Вычисление bc и сохранение в регистре <i>D</i>
21		<i>MOV</i>	<i>D, A</i>	
22		<i>MOV</i>	<i>A, B</i>	Инвертирование переменной <i>c</i>
23		<i>XRI</i>	<i>01h</i>	
24		<i>MOV</i>	<i>B, A</i>	
25		<i>MOV</i>	<i>A, M</i>	Инвертирование переменной <i>b</i>
26		<i>XRI</i>	<i>01h</i>	
27		<i>ANA</i>	<i>B</i>	Вычисление
28		<i>ORA</i>	<i>D</i>	Вычисление
29		<i>MOV</i>	<i>D, A</i>	
30		<i>DCX</i>	<i>HL</i>	Запись в рег. <i>HL</i> адреса <i>Mas</i>
31		<i>MOV</i>	<i>A, M</i>	
32		<i>ANA</i>	<i>D</i>	Вычисление
33		<i>OUT</i>	<i>Port2</i>	Вывод результата в порт
34		<i>JMP</i>	<i>Start</i>	

3. Методика выполнения работы

Вариант заданной функции алгебры логики приведён в приложении 1. Заданную ФАЛ представьте в виде релейной схемы и разработайте алгоритм её реализации программным способом. Затем, воспользовавшись программой языка Ассемблер для восьмиразрядного микропроцессора, имеющейся в ПЭВМ вычислительного зала кафедры, составьте программу непосредственного вычисления ФАЛ (предложенную для решения ФАЛ не минимизировать!!!).

4. Отчёт о выполненной работе

В отчёте представить: реализацию ФАЛ на реле, алгоритм и программу непосредственного решения ФАЛ.

2.5. Перечень вопросов для подготовки обучающихся к промежуточной аттестации

1. Логические константы и переменные.
2. Операции алгебры логики.
3. Способы записи функций алгебры логики.
4. Таблицы истинности, алгебраические выражения.\
5. Дизъюнктивно нормальная функция. Получение записи ДНФ из таблицы истинности
6. Конъюнктивно нормальная функция. Получение записи КНФ из таблицы истинности
7. Логические элементы И, ИЛИ, НЕ. Условное графическое изображение, таблица истинности
8. Принцип двойственности – взаимное преобразование логического сложения и логического умножения.
9. Функционально полные системы логических элементов. Теоремы булевой алгебры.
10. Классификация логических устройств
11. Задачи минимизации функций алгебры логики
12. Минимизация с использованием карт Вейча-Карно.
13. Алгоритм получения минимальной дизъюнктивно нормальной функции при помощи карт Вейча-Карно
14. Алгоритм получения минимальной конъюнктивно нормальной функции при помощи карт Вейча-Карно
15. Минимизация недоопределенной функции алгебры логики Минимизация системы функций алгебры логики
16. Особенности построения логических устройств на реальной элементной базе
17. Типовые функциональные узлы комбинационных логических устройств. Мультиплексоры
18. Типовые функциональные узлы комбинационных логических устройств. Демльтиплексоры
19. Типовые функциональные узлы комбинационных логических устройств. Шифраторы
20. Типовые функциональные узлы комбинационных логических устройств. Дешифраторы
21. Цифровой компаратор. Таблица истинности, система ФАЛ, схема.
22. Последовательностные логические устройства. Реализация на триггерах. Классификация триггеров
23. Асинхронный RS-триггер. Таблица переходов. Реализация на элементах И-НЕ, ИЛИ-НЕ. Условное графическое обозначение.
24. Синхронный RS-триггер. Таблица переходов. Реализация на элементах И-НЕ. Условное графическое обозначение.
25. D-триггер. Таблица переходов. Реализация на элементах И-НЕ. Условное графическое обозначение.
26. Двухступенчатый T-триггер. Таблица переходов. Реализация на элементах И-НЕ. Условное графическое обозначение.
27. Триггеры с динамическим управлением. Реализация на элементах И-НЕ. Условное графическое обозначение.
28. Счетчики. Классификация. Параметр М.
29. Двоичный суммирующий счетчик $M=8$. Принципиальная схема. Таблица состояний, временная диаграмма работы.
30. Двоично-десятичный суммирующий счетчик $M=10$. Принципиальная схема. Таблица состояний. Распределители тактов. Принципиальная схема. Таблица состояний, временная диаграмма работы
31. Регистры. Классификация. Выполняемые операции.
32. Параллельный регистр. Схема двухразрядного параллельного регистра. Микросхема 555ИР15.
33. Сдвигающий регистр. Принцип работы. Схема двухразрядного сдвигающего регистра.
34. Сумматоры. Алгоритм двоичного сложения. Таблица истинности.
35. Полусумматор и полный сумматор. Образование многоразрядных сумматоров
36. Вычитание двоичных чисел. Алгоритм получения дополнительного кода.
37. Структурная схема устройства для сложения и вычитания двухразрядных чисел. Принцип работы
38. Аналогово-цифровые преобразователи. Дискретизация по времени, квантование по уровню, кодирование.
39. Цифро-аналоговые преобразователи. Формирование дискретных значений выходного сигнала.
40. Цифро-аналоговые преобразователи, реализующие метод суммирования различных эталонов.
41. Схема с источниками тока.
42. Цифро-аналоговые преобразователи, реализующие метод суммирования различных

3. Методические материалы, определяющие процедуру и критерии оценивания сформированности компетенций при проведении промежуточной аттестации

Критерии формирования оценок по ответам на вопросы, выполнению тестовых заданий

- оценка «отлично» выставляется обучающемуся, если количество правильных ответов на вопросы составляет 100 – 90% от общего объема заданных вопросов;
- оценка «хорошо» выставляется обучающемуся, если количество правильных ответов на вопросы – 89 – 76% от общего объема заданных вопросов;

- оценка **«удовлетворительно»** выставляется обучающемуся, если количество правильных ответов на тестовые вопросы – 75–60 % от общего объема заданных вопросов;

- оценка **«неудовлетворительно»** выставляется обучающемуся, если количество правильных ответов – менее 60% от общего объема заданных вопросов.

Критерии формирования оценок по результатам выполнения заданий

«Зачтено»:

– ставится за работу, выполненную полностью без ошибок и недочетов.

– ставится за работу, выполненную полностью, но при наличии в ней не более одной негрубой ошибки и одного недочета, не более трех недочетов.

– ставится за работу, если обучающийся правильно выполнил не менее 2/3 всей работы или допустил не более одной грубой ошибки и двух недочетов, не более одной грубой и одной негрубой ошибки, не более трех негрубых ошибок, одной негрубой ошибки и двух недочетов.

«Не зачтено» – ставится за работу, если число ошибок и недочетов превысило норму для оценки «удовлетворительно» или правильно выполнено менее 2/3 всей работы.

Виды ошибок:

- *грубые ошибки: незнание основных понятий, правил, норм; незнание приемов решения задач; ошибки, показывающие неправильное понимание условия предложенного задания.*

- *негрубые ошибки: неточности формулировок, определений; нерациональный выбор хода решения.*

- *недочеты: нерациональные приемы выполнения задания; отдельные погрешности в формулировке выводов; небрежное выполнение задания.*

Критерии формирования оценок по экзамену

«Отлично» (5 баллов) – обучающийся демонстрирует знание всех разделов изучаемой дисциплины: содержание базовых понятий и фундаментальных проблем; умение излагать программный материал с демонстрацией конкретных примеров. Свободное владение материалом должно характеризоваться логической ясностью и четким видением путей применения полученных знаний в практической деятельности, умением связать материал с другими отраслями знания.

«Хорошо» (4 балла) – обучающийся демонстрирует знания всех разделов изучаемой дисциплины: содержание базовых понятий и фундаментальных проблем; приобрел необходимые умения и навыки, освоил вопросы практического применения полученных знаний, не допустил фактических ошибок при ответе, достаточно последовательно и логично излагает теоретический материал, допуская лишь незначительные нарушения последовательности изложения и некоторые неточности. Таким образом данная оценка выставляется за правильный, но недостаточно полный ответ.

«Удовлетворительно» (3 балла) – обучающийся демонстрирует знание основных разделов программы изучаемого курса: его базовых понятий и фундаментальных проблем. Однако знание основных проблем курса не подкрепляется конкретными практическими примерами, не полностью раскрыта сущность вопросов, ответ недостаточно логичен и не всегда последователен, допущены ошибки и неточности.

«Неудовлетворительно» (0 баллов) – выставляется в том случае, когда обучающийся демонстрирует фрагментарные знания основных разделов программы изучаемого курса: его базовых понятий и фундаментальных проблем. У экзаменуемого слабо выражена способность к самостоятельному аналитическому мышлению, имеются затруднения в изложении материала, отсутствуют необходимые умения и навыки, допущены грубые ошибки и незнание терминологии, отказ отвечать на дополнительные вопросы, знание которых необходимо для получения положительной оценки.

Экспертный лист

оценочных материалов для проведения промежуточной аттестации по дисциплине «Микропроцессорные информационно-управляющие системы»

по направлению подготовки/специальности

23.05.05 Системы обеспечения движения поездов

шифр и наименование направления подготовки/специальности

Электроснабжение железных дорог

профиль / специализация

Специалист

квалификация выпускника

1. Формальное оценивание			
Показатели	Присутствуют	Отсутствуют	
Наличие обязательных структурных элементов:			
– титульный лист	+		
– пояснительная записка	+		
– типовые оценочные материалы	+		
– методические материалы, определяющие процедуру и критерии оценивания	+		
Содержательное оценивание			
Показатели	Соответствует	Соответствует частично	Не соответствует
Соответствие требованиям ФГОС ВО к результатам освоения программы	+		
Соответствие требованиям ОПОП ВО к результатам освоения программы	+		
Ориентация на требования к трудовым функциям ПС (при наличии утвержденного ПС)	+		
Соответствует формируемым компетенциям, индикаторам достижения компетенций	+		

Заключение: ФОС рекомендуется/ не рекомендуется к внедрению; обеспечивает/ не обеспечивает объективность и достоверность результатов при проведении оценивания результатов обучения; критерии и показатели оценивания компетенций, шкалы оценивания обеспечивают/ не обеспечивают проведение всесторонней оценки результатов обучения.

Эксперт, должность, ученая степень, ученое звание _____ / Боровский А.С.

(подпись)